

Министерство образования и науки Российской Федерации
ФГБОУ ВО Псковский государственный университет

Факультет вычислительной техники и электроэнергетики
Кафедра электропривода и систем автоматизации

А.И.Хитров, А.А.Хитров

Цифровые устройства и микропроцессоры

Лабораторный практикум

*Рекомендовано к изданию кафедрой электропривода и
систем автоматизации
Псковского государственного университета*

Псков
Издательство ПсковГУ
2018

УДК 681.5
ББК 32.965
Х52

*Рекомендовано к изданию кафедрой электропривода и систем автоматизации
Псковского государственного университета*

Рецензенты:

- И.И.Бандурин – к.т.н., доцент кафедры «Электроэнергетика и электротехника» факультета вычислительной техники и электроэнергетики Псковского государственного университета;
- А.М.Дзюба – ведущий инженер ЗАО КБ «АСТ (Автоматизированные сварочные технологии)».

Хитров А.И., Хитров А.А.

Х52 Цифровые устройства и микропроцессоры: Лабораторный практикум.– Псков: Издательство Псковского государственного университета, 2012.– 48 с.

Лабораторный практикум по дисциплине «Цифровые устройства и микропроцессоры» предназначен для обучающихся на факультете вычислительной техники и электроэнергетики на профилях подготовки «Электропривод и автоматика», «Электрооборудование и электрохозяйство предприятий, организаций и учреждений» направления подготовки 13.03.02 «Электроэнергетика и электротехника». Представлен практикум для исследования базовых комбинационных и последовательностных цифровых микросхем и устройств на универсальных мини-стендах кафедры электропривода и систем автоматизации.

УДК 681.5
ББК 32.965

©Хитров А.И., Хитров А.А., 2018
©Псковский государственный университет, 2018

Оглавление

Общие сведения о лабораторном стенде	4
Варианты индивидуальных заданий	9
Лабораторная работа №1. Изучение логических элементов	12
Лабораторная работа №2. Реализация логической функции с помощью логических элементов различных функциональных базисов.....	16
Лабораторная работа №3. Реализация логической функции 4-х переменных ...	21
Лабораторная работа №4. Реализация логической функции с помощью мультиплексора.	23
Лабораторная работа №5. Исследование дешифратора.....	29
Лабораторная работа №6. Исследование триггеров.....	33
Лабораторная работа №7. Исследование произвольной интегральной микросхемы.....	40
Приложение №1	41
Логические функции одной переменной.....	41
Логические функции двух переменных	42
Приложение №2.....	44
Основные законы алгебры логики	44
Приложение №3.....	46
Распиновка микросхем	46
Для заметок	47

Общие сведения о лабораторном стенде

Лабораторный стенд предназначен для проведения лабораторных работ студентами высших учебных заведений при изучении курсов «Цифровые устройства и микропроцессоры», «Элементы систем автоматики», «Логические системы управления электроприводами», а также может быть применен для прохождения инженерами курсов повышения квалификации.

Общий вид лабораторного стенда изображен на рисунке 1.

В состав лабораторного стенда входят:

- входной выпрямительный мост и клеммы питания;
- интегральные микросхемы логических элементов;
- панель кнопок ввода;
- панель светодиодов;
- блоки выведенных в виде условно-графического обозначения комбинационных логических элементов;
- блоки выведенных в виде условно-графического обозначения триггеров;
- блок выведенных в виде условно-графического обозначения триггеров Шмитта;
- блок с колодкой для подключения произвольной интегральной микросхемы;
- блок тестирования;
- блок для изучения режимов устройств одновибратора и мультивибратора.

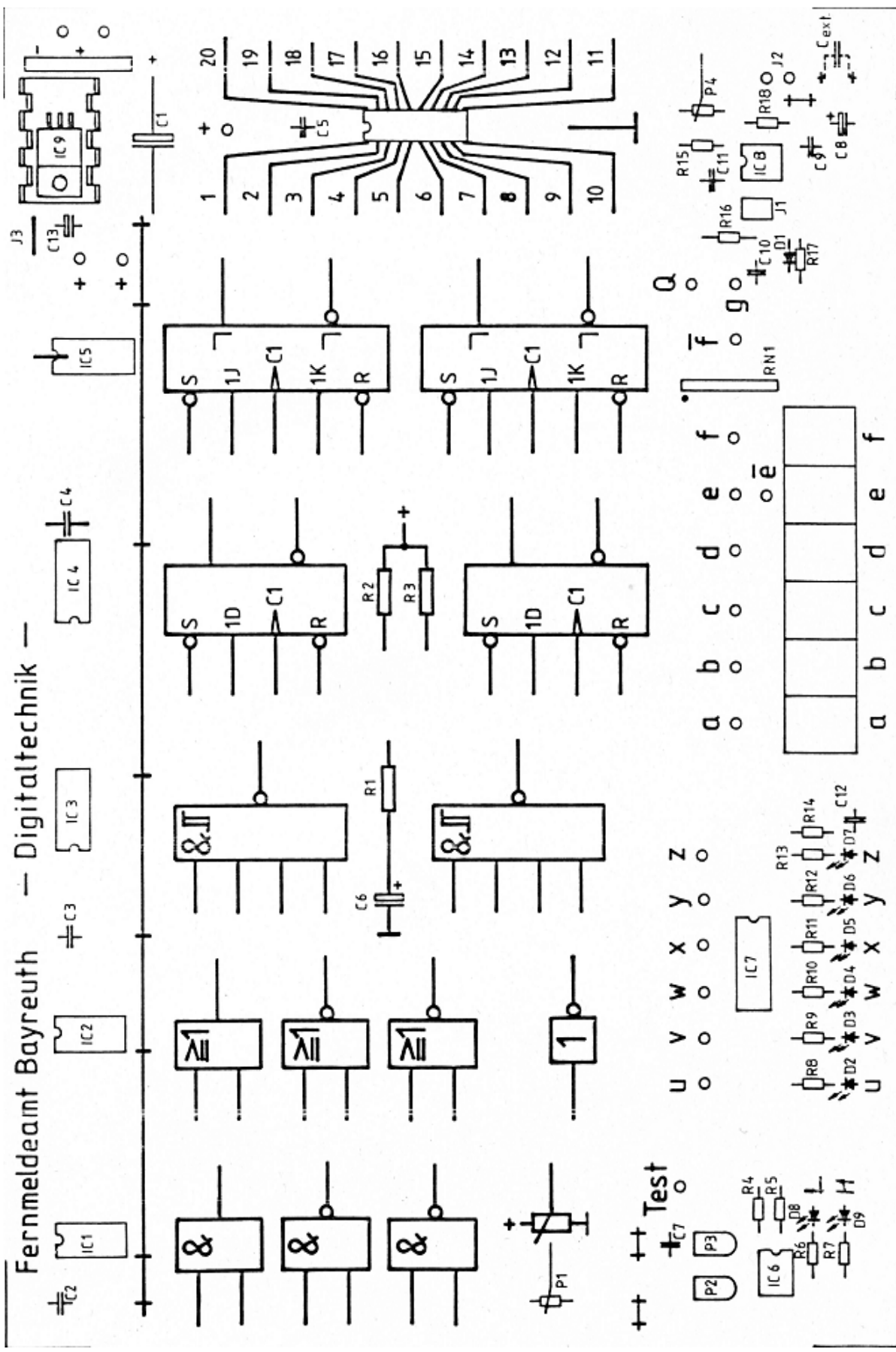


Рис. 1. Размещение элементов на лабораторном стенде

Питание стенда

Напряжения питания подводится к правой верхней части стенда (см. рисунок 1), где расположены входной выпрямительный мост с полярным конденсатором С1 и клеммы питания (рисунок 2). Благодаря выпрямителю стенд может работать как постоянным, так и с переменным входным напряжением. Подводимое напряжение должно находиться в пределах от 8 до 16 В.

Полярность подводимого напряжения не существенна.

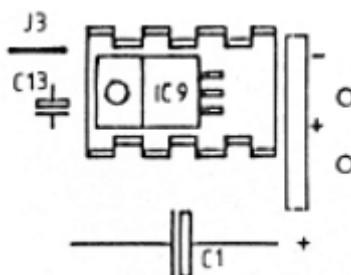


Рис. 2. Элементы стенда для подключения питания

Интегральные микросхемы

Интегральные микросхемы на рисунке 1 обозначены как IC (integrated circuit). Лабораторная плата оборудована следующими интегральными микросхемами:

- IC1 и IC2 – микросхемы комбинационных логических элементов;
- IC3 – микросхема триггеров Шмидта;
- IC4 и IC5 – микросхемы триггеров;
- IC6 – микросхема цепи тестирования;
- IC7 – микросхема драйвера светодиодных индикаторов;
- IC8 – микросхема цепи изучения режимов устройств одновибратора и мультивибратора;
- IC9 – регулятор напряжения 5 В;

Блок выведенных в виде условно-графического обозначения элементов занимают большинство рабочего пространства лабораторной платы и располагаются под соответствующими микросхемами. В частности, блоки выведенных в виде условно-графического обозначения комбинационных логических элементов располагаются под микросхемами IC1 и IC2, блок триггеров Шмитта – под микросхемой IC3, блоки триггеров – под микросхемами IC4 и IC5.

В правой части стенда находится колодка для подключения произвольной интегральной микросхемы, ограниченная 20 выходными клеммами. Для исследования может быть подключена любая микросхема в DIP-корпусе,

имеющая 20 и менее выходов. Каждый из выходов колодки выведен на отдельный контакт и пронумерован от «1» до «20».

В случае подсоединения микросхемы менее чем на 20 выходов, подписанные номера контактов перестанут совпадать с номерами контактов, указанными в описании на изучаемую микросхему. Например, при подключении микросхемы DIP-14, имеющей 14 клемм, обозначенными рабочими контактами будут контакты с «1» по «7» и с «14» по «20».

Панель кнопок

В нижней части стенда находится панель кнопок ввода: **a, b, c, d, e, f**; причем кнопки **a, b, c, d** фиксируются в нажатом положении, в то время как кнопки **e, f** необходимо удерживать для нажатия. Над каждой из кнопок находится соответствующий контакт для подключения (рисунок 3). Контакты кнопок являются нормально-открытыми (отсутствие нажатия кнопки есть подача напряжения низкого уровня – логического нуля, нажатие кнопки – подача напряжения высокого уровня – логической единицы). Однако у кнопок **e, f** имеются дополнительные инвертированные контакты, позволяющие использовать данные кнопки в качестве нормально-закрытого контакта. Как правило, кнопки реализуют входные переменные логических функций, а также используются для имитации служебных переменных микросхем.

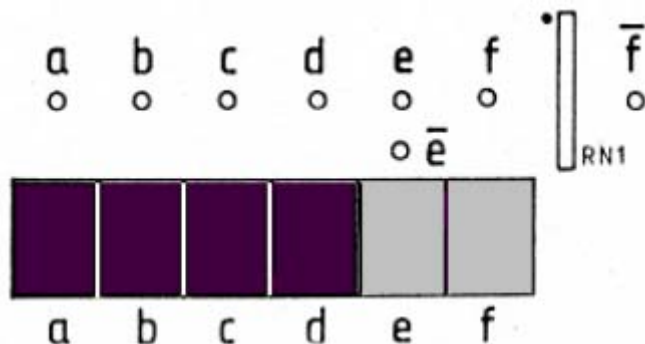


Рис. 3. Панель кнопок

Панель светодиодов

Слева от панели кнопок находится панель из 6 светодиодов: **u, v, w, x, y, z**. Светодиоды данного стенда загораются при подключении к ним напряжения высокого уровня (логической единицы) и находятся в отключенном состоянии при поступлении на вход напряжения логического нуля. Над каждым из светодиодов находится соответствующий контакт для подключения (рисунок 4). Как правило, светодиоды реализуют выходные переменные логических функций, но могут использоваться и для проверки в качестве промежуточных логических переменных.

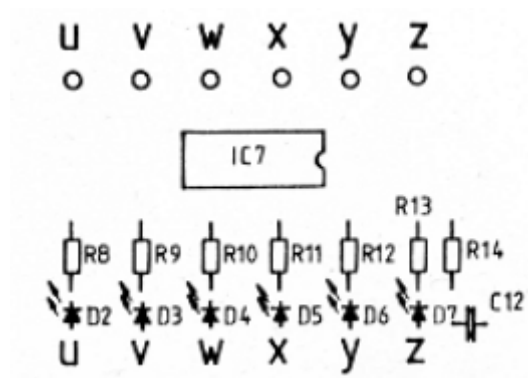


Рис. 4. Панель светодиодов

Прочие элементы стенда

В левом нижнем углу лабораторной платы находится блок тестирования, необходимый для настройки уровня напряжений логической единицы и логического нуля. Уровень логического нуля и логической единицы равны соответствующим уровням напряжения для микросхем типа TTL. Цепь тестирования состоит из 4-х сопротивлений, одного красного и одного зеленого светодиодов, интегрированной схемы, конденсатора и двух потенциометров.

В правом нижнем углу лабораторной платы находится блок для изучения режимов устройств одновибратора и мультивибратора.

Для устойчивости к помехам в различных местах стенда расположены вспомогательные конденсаторы.

Также в различных местах стенда расположены контакты «+» и «⊥» для подключения к микросхемам напряжения питания и заземления соответственно.

Варианты индивидуальных заданий

Таблица 1. Логические функции трех переменных.

1 $f = a + \bar{b} \cdot c$	2 $f = (a + \bar{b}) \cdot c$	3 $f = \overline{(a + b)} \cdot c$
4 $f = \bar{b} + c \cdot d$	5 $f = \bar{a} \cdot (c + d)$	6 $f = a \cdot \bar{b} + c$
7 $f = \overline{a \cdot b + c}$	8 $f = \overline{a + b \cdot c}$	9 $f = \overline{(c + d)} \cdot a$
10 $f = \bar{a} + b \cdot c$	11 $f = a + b \cdot \bar{c}$	12 $f = (a + b) \cdot \bar{c}$
13 $f = \overline{(b + c)} \cdot a$	14 $f = \overline{(a + c)} \cdot b$	15 $f = \overline{(a \cdot c)} + b$
16 $f = \bar{c} + b \cdot d$	17 $f = c + b \cdot \bar{d}$	18 $f = \overline{(c \cdot d)} + a$
19 $f = \overline{(a + b)} \cdot c$	20 $f = \overline{a \cdot c + b}$	21 $f = \overline{(a + c)} \cdot b$
22 $f = (a + c) \cdot \bar{d}$	23 $f = \overline{(a + c)} \cdot \bar{d}$	24 $f = \overline{(a + c)} \cdot d$

Таблица 2. Логические функции четырех переменных.

1 $f = b \cdot (a + \bar{c}) + d$	2 $f = a + \bar{b} \cdot \bar{c} \cdot d$	3 $f = \bar{a} + \bar{b} + \bar{c} \cdot \bar{d}$
4 $f = a \cdot \bar{b} \cdot d + b \cdot \bar{c} \cdot d$	5 $f = a \cdot b + c \cdot d$	6 $f = (\bar{a} + \bar{c})(b + d)$
7 $f = a + b \cdot \bar{c} + c \cdot \bar{d}$	8 $f = a \cdot b \cdot c \cdot \bar{d}$	9 $f = \bar{a} \cdot \bar{b} \cdot c \cdot d$
10 $f = a \cdot b \cdot c + \bar{a} \cdot d$	11 $f = b \cdot \bar{c} \cdot (\bar{a} + d)$	12 $f = \bar{b} \cdot \bar{c} \cdot (\bar{a} + \bar{d})$
13 $f = c \cdot (\bar{a} + b + d)$	14 $f = a \cdot c + \bar{b} \cdot \bar{d}$	15 $f = \bar{c} \cdot (b + d) + a$
16 $f = \bar{b} + a \cdot \bar{c} \cdot \bar{d}$	17 $f = \bar{b} + \bar{c} + a \cdot \bar{d}$	18 $f = \bar{c} \cdot \bar{a} + \bar{b} + d$
19 $f = a \cdot \bar{b} + c \cdot d$	20 $f = (\bar{a} + \bar{d})(b + c)$	21 $f = a \cdot \bar{b} \cdot \bar{c} + \bar{a} \cdot d$
22 $f = a \cdot (\bar{b} + \bar{c} + \bar{d})$	23 $f = a \cdot b + \bar{a} \cdot \bar{b} + \bar{c} \cdot \bar{d}$	24 $f = a \cdot b + \bar{a} \cdot \bar{b} \cdot \bar{c} \cdot \bar{d}$

Таблица 3. Логические функции трех переменных для реализации с помощью дешифратора (лабораторная работа №5).

1 $f = \bar{c} + a \cdot b + \bar{a} \cdot \bar{b}$	2 $f = (a + \bar{b} + c)(\bar{a} + b + \bar{c})$	3 $f = \bar{a} + b + \bar{c}$
4 $f = \bar{a} + b \cdot c + \bar{b} \cdot \bar{c}$	5 $f = (a + b + c)(\bar{a} + \bar{b} + \bar{c})$	6 $f = a + b + \bar{c}$
7 $f = c + a \cdot b + \bar{a} \cdot \bar{b}$	8 $f = (\bar{a} + b + c)(a + \bar{b} + \bar{c})$	9 $f = \bar{a} + \bar{b} + \bar{c}$
10 $f = c + a \cdot \bar{b} + a \cdot \bar{b}$	11 $f = b + a \cdot c + \bar{a} \cdot \bar{c}$	12 $f = \bar{a} + \bar{b} + c$
13 $f = b + a \cdot \bar{c} + \bar{a} \cdot c$	14 $f = a \cdot b + \bar{a} \cdot c + \bar{b} \cdot \bar{c}$	15 $f = a + \bar{b} + \bar{c}$
16 $f = a + b \cdot c + \bar{b} \cdot \bar{c}$	17 $f = \bar{a} \cdot b + a \cdot \bar{c} + \bar{b} \cdot c$	18 $f = a + \bar{b} + c$
19 $f = a + b \cdot \bar{c} + \bar{b} \cdot c$	20 $f = a \cdot b + \bar{a} \cdot \bar{c} + \bar{b} \cdot c$	21 $f = \bar{a} + b + c$
22 $f = \bar{b} + a \cdot \bar{c} + \bar{a} \cdot c$	23 $f = \bar{a} + b \cdot \bar{c} + \bar{b} \cdot c$	24 $f = a + b + c$

Лабораторная работа №1. Изучение логических элементов

Цель работы: изучить принцип работы и условно-графические обозначения базовых логических элементов, представленных на лабораторном стенде, синтезировать небольшую логическую схему с помощью простых логических элементов.

Перед выполнением работы необходимо:

- получить у преподавателя номер индивидуального варианта;
- получить у преподавателя набор проводов и блок питания стенда.

Ход лабораторной работы

1. Составление таблицы истинности для логической функции.

Логическую функцию для реализации в процессе выполнения лабораторной работы №1 следует брать по индивидуальному варианту из таблицы 1 (см. Варианты индивидуальных заданий).

При выполнении лабораторной работы таблица истинности необходима для проверки правильности собранной схемы.

Таблица истинности – один из видов записи логической функции, дополнение или альтернатива алгебраическому выражению функции. Таблица истинности логической функции выражает соответствие между всевозможными наборами значений переменных и значениями функции.

Количество всевозможных наборов входных переменных равно количеству строк таблицы истинности. Для n переменных число строк равняется 2^n .

a	b	c	y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Для трех переменных количество неодинаковых наборов переменных равно $2^3 = 8$:

Последовательность строк может быть различной, однако не должно быть строк таблицы с одинаковым набором переменных (только одна строка, где $a=0, b=0, c=0$, только одна строка, где $a=1, b=0, c=0$ и т.д. для 3-х переменных).

Для четырех переменных число строк в таблице равно $2^4 = 16$. Аналогично, в таблице может быть только одна строка, где $a=0, b=0, c=0, d=0$, только одна строка, где $a=1, b=0, c=0, d=0$ и т.д. для четырех переменных.

Пример. Составим таблицу истинности для функции $y = a + \bar{b} + \bar{c}$.

Для составления таблицы истинности по известному логическому выражению функции можно использовать метод прямой подстановки значений входных переменных в выражение, и, пользуясь базовыми законами алгебры логики, определить значение выходной функции (0 или 1).

Для первой строки – первого набора переменных ($a=0, b=0, c=0$):

$$y = a + \bar{b} + \bar{c} = 0 + \bar{0} + \bar{0} = 0 + 1 + 1 = 1;$$

далее необходимо подставить значения всех наборов переменных в выражение функции и внести полученные значения функции в соответствующие строки таблицы:

a	b	c	y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

$$y = 0 + \bar{0} + \bar{1} = 0 + 1 + 0 = 1$$

$$y = 0 + \bar{1} + \bar{0} = 0 + 0 + 1 = 1$$

$$y = 0 + \bar{1} + \bar{1} = 0 + 0 + 0 = 0$$

$$y = 1 + \bar{0} + \bar{0} = 1 + 1 + 1 = 1$$

$$y = 1 + \bar{0} + \bar{1} = 1 + 1 + 0 = 1$$

$$y = 1 + \bar{1} + \bar{0} = 1 + 0 + 1 = 1$$

$$y = 1 + \bar{1} + \bar{1} = 1 + 0 + 0 = 1$$

2. Идентификация логических элементов

Комбинационное логическое устройство – это такое логическое устройство, выходные сигналы которого однозначно определяются входными сигналами и не зависят от состояния сигналов в предыдущие моменты времени.

Комбинационные логические элементы находятся в левой части лабораторной платы и изображены желтым цветом в виде их условно-графических обозначений (рисунок 5).

Для выполнения лабораторной работы необходимо выяснить принцип работы каждого логического элемента на плате (все комбинационные логические элементы изображены на рисунке 5).

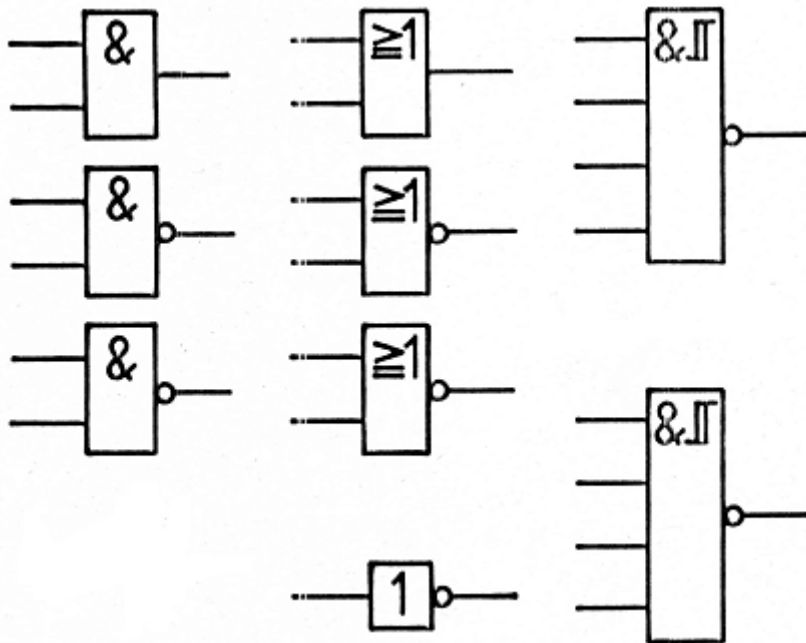


Рис. 5. Комбинационные логические элементы

Для идентификации логических элементов необходимо:

2.1. Соединить выходные клеммы кнопок с входами первого изучаемого логического элемента. Стоит обратить внимание, что элементы обладают числом входов, изображенных на рисунке 2, в то время как число входных клемм, например, у элемента на 2 входа, составляет 4, у элемента на 4 входа – 8 и т.д., то есть на один вход приходится 2 клеммы (аналогично и с выходами). Это необходимо для сборки логических схем, в которых одна переменная в записи функции повторяется неоднократно (например, $y = a + \overline{a \cdot b}$).

Использовать можно любые кнопки стенда.

2.2. Соединить входные клеммы светодиодов с выходом первого изучаемого логического элемента. Использовать можно любой светодиод панели светодиодов стенда (см. рисунок 4).

2.3. Составить таблицу истинности для изучаемого элемента.

Таблица истинности может использоваться не только для проверки правильности собранных схем, но также и для анализа и синтеза логических функций.

Для анализа принципа работы логического элемента необходимо реализовать все наборы переменных на стенде. Для элемента с двумя входами комбинации будут выглядеть следующим образом:

a	b	y		a	b	y
Кнопка не нажата	Кнопка не нажата	Светодиод горит	⇒	0	0	1
Кнопка не нажата	Кнопка нажата	Светодиод горит	⇒	0	0	1
Кнопка нажата	Кнопка не нажата	Светодиод не горит	⇒	0	1	0
Кнопка нажата	Кнопка нажата	Светодиод горит	⇒	0	1	1

То есть, состояние нажатой кнопки соответствует логической 1, не нажатой – логическому 0. Аналогично, включенный светодиод соответствует логической 1, выключенный – логическому 0.

У разных логических элементов значения выхода у будут разные.

2.4. Определить алгебраическое выражение функции, реализуемой изученным логическим элементом, а также название это функции самостоятельно или с помощью приложения №1.

2.5. Повторить процесс идентификации для следующего элемента. Общее число комбинационных элементе на лабораторной плате составляет 9.

3. Реализация логической функции с помощью логических элементов.

После выяснения принципа работы комбинационных элементов, можно выполнить синтез схемы для логического выражения по заданному варианту. Для реализации логических операций $+$, \cdot и $\bar{\quad}$ используются изученные элементы стенда.

Проверка правильности собранной схемы осуществляется по таблице истинности, составленной в п.1.

Отчет по лабораторной работе должен содержать:

1. Цель работы.
2. Индивидуальный вариант задания и таблицу истинности.
3. Информацию об изученных логических элементах (УГО, алгебраическая запись реализуемой функции, название)
4. Синтезированная схема реализации.
5. Выводы (в т.ч. какие элементы и в каком количестве были использованы для реализации индивидуального варианта).

Лабораторная работа №2. Реализация логической функции с помощью логических элементов различных функциональных базисов.

Цель работы: реализовать логическую функцию с использованием комбинационных логических элементов различных функциональных базисов, применить инструмент законов алгебры логики для синтеза комбинационных логических схем.

Перед выполнением работы необходимо:

- получить у преподавателя номер индивидуального варианта;
- составить по индивидуальному варианту таблицу истинности для своей логической функции;
- получить у преподавателя набор проводов и блок питания стенда.

Ход лабораторной работы

1. Составление таблицы истинности для логической функции.

Таблица истинности при выполнении лабораторной работы необходима для проверки правильности собранной схемы.

Логическую функцию для реализации в процессе выполнения лабораторной работы №1 следует брать по индивидуальному варианту из таблицы 1 (см. Варианты индивидуальных заданий). Пример составления таблицы истинности показан в лабораторной работе №1.

2. Реализация логической функции с использованием различных функционально-полных базисов.

Логический базис – набор типов логических элементов, соединение которых позволяет реализовать произвольную логическую функцию. Функционально полная система логических функций (функционально полный базис) представляет собой набор логических функций, с помощью которых можно записать любую, сколь угодно сложную функцию.

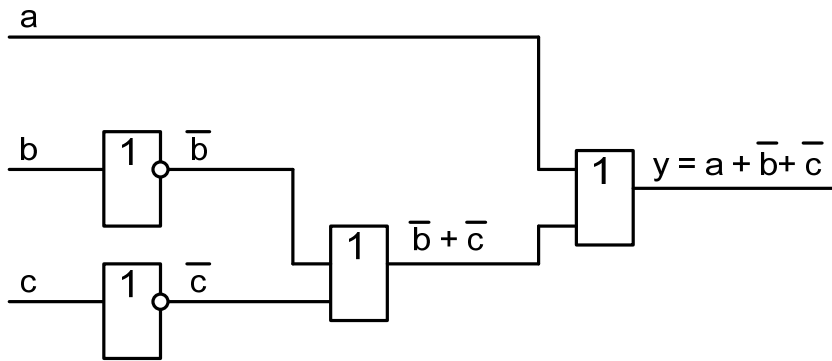
Наибольшее распространение получили 3 базиса:

1. Базис И, ИЛИ, НЕ.
2. Базис И-НЕ – базис Шеффера.
3. Базис ИЛИ-НЕ – базис Пирса.

Пример. Составим три различных схемы для функции $y = a + \bar{b} + \bar{c}$.

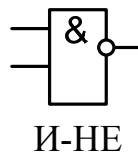
2.1. Базис И, ИЛИ, НЕ.

В случае реализации функции в этом базисе могут быть использованы логические элементы трех видов. В функции, указанной в примере, $y = a + \bar{b} + \bar{c}$, есть два логических сложения (ИЛИ) и две инверсии (НЕ), соответственно, для реализации схемы понадобится 4 элемента.



2.2. Базис И-НЕ.

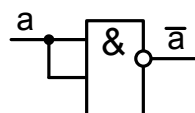
Для реализации в базисе используется элемент только одного типа:



Перед реализацией функции в данном базисе необходимо видоизменить выражение функции, избавившись в записи от логического сложения, применив законы двойного отрицания и Де Моргана:

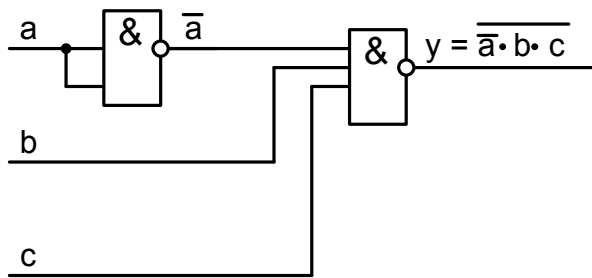
$$y = a + \bar{b} + \bar{c} = \overline{\overline{a + \bar{b} + \bar{c}}} = \overline{\overline{a} \cdot \overline{\bar{b}} \cdot \overline{\bar{c}}} = \overline{\overline{a} \cdot b \cdot c}.$$

Элемент И-НЕ на стенде имеет два входа, однако при реализации схемы может понадобиться инверсия только одной входной переменной. В этом случае необходимо на входные клеммы логического элемента И-НЕ подать один и тот же вход два раза:



Выход логического элемента: $y = \overline{a \cdot a} = \bar{a}$.

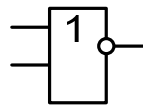
Схема реализации будет иметь вид:



Элементы стенда, имеющие число входов, большее двух, можно использовать как элементы на любое возможное число входов.

2.3. Базис ИЛИ-НЕ.

Для реализации в базисе используется элемент только одного типа:



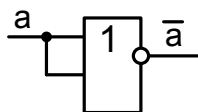
ИЛИ-НЕ

Перед реализацией функции в данном базисе необходимо видоизменить выражение функции, избавившись в записи от логического умножения, применив законы двойного отрицания и Де Моргана.

Выражение в примере не имеет логического умножения, соответственно, преобразования по закону Де Моргана делать не нужно.

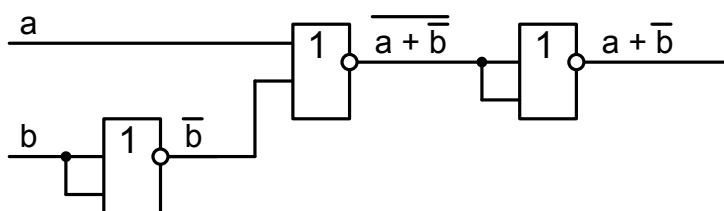
$$y = a + \bar{b} + \bar{c}$$

Аналогично элементу И-НЕ, элемент ИЛИ-НЕ на стенде имеет два входа, и для реализации инверсии только одной входной переменной необходимо аналогичным образом на входные клеммы логического элемента ИЛИ-НЕ подать один и тот же вход два раза:



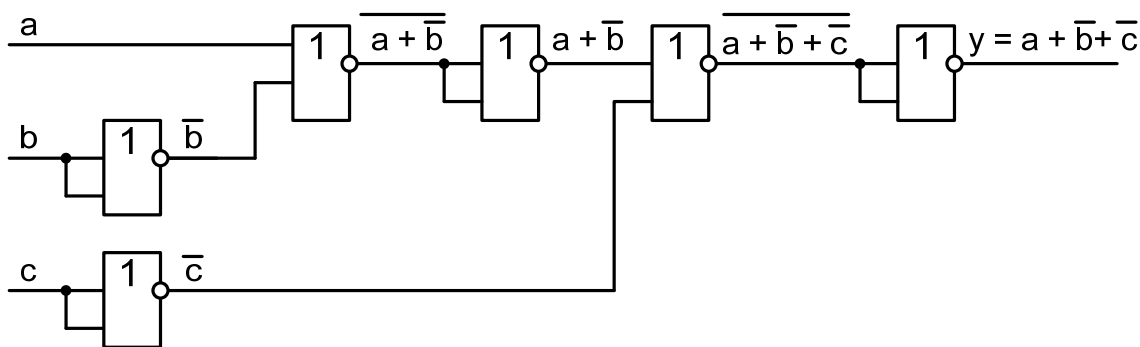
Выход логического элемента: $y = \overline{a + a} = \bar{a}$.

В отличие от элементов И-НЕ, элементы ИЛИ-НЕ на плате присутствуют только на 2 входа, и нельзя сразу объединить 3 входных переменных в один элемент. При этом не стоит забывать, что элемент ИЛИ всегда накладывает инверсию на выходное выражение. Таким образом, для реализации части выражения $y = a + \bar{b}$ схема будет выглядеть следующим образом:



Выходное выражение, реализуемое данной частью схемы: $y = \overline{a + \bar{b}} = a + \bar{b}$

Итоговая схема реализации будет иметь вид:



Ввиду отсутствия на лабораторной плате достаточного количества элементов ИЛИ-НЕ для инверсии можно использовать любые другие элементы стенда, осуществляющие инверсию.

Основные законы булевой алгебры представлены в приложении №2.

3. Составление схем реализации по индивидуальному варианту.

Составить три схемы реализации (в каждом из рассмотренных функционально-полных базисов) для функции 3-х переменных (индивидуальный вариант из таблицы 1).

Сделать вывод о возможности или невозможности реализации полученного варианта функции на лабораторном стенде в том или ином базисе.

4. Проверка правильности схем реализации в разных функционально-полных базисах.

Собрать функцию 3-х переменных по индивидуальному варианту и продемонстрировать преподавателю результат работы – соответствие результата работы собранных схем таблице истинности.

В случае если заданная функция может быть реализована во всех трех базисах, необходимо собрать все три схемы одну за другой, и все три разные схемы должны давать один и тот же результат.

В случае если заданная функция может быть реализована элементами стенда лишь в одном или двух из трех базисов, собирать следует лишь одну или две схемы соответственно.

Отчет по лабораторной работе должен содержать:

1. Цель работы.
2. Индивидуальный вариант задания и таблицу истинности.
3. Алгебраические преобразования, сопутствующие выполнению работы.
4. Синтезированные схемы реализации в функционально-полных базисах:
 - 4.1. И, ИЛИ, НЕ.
 - 4.2. И-НЕ.
 - 4.3. ИЛИ-НЕ.
5. Выводы (в т.ч. какие элементы и в каком количестве были использованы для реализации индивидуального варианта, какой из вариантов реализации заданной функции получился проще, и пр.).

Лабораторная работа №3. Реализация логической функции 4-х переменных

Цель работы: реализовать логическую функцию 4-х переменных с помощью элементов стенда.

Перед выполнением работы необходимо:

- получить у преподавателя номер индивидуального варианта;
- получить у преподавателя набор проводов и блок питания стенда.

Ход лабораторной работы

1. Составление таблицы истинности для логической функции.

Логическую функцию 4-х переменных для реализации в процессе выполнения лабораторной работы №3 следует брать по индивидуальному варианту из таблицы 2 (см. Варианты индивидуальных заданий).

При выполнении лабораторной работы таблица истинности необходима для проверки правильности собранной схемы.

2. Составление схемы реализации по индивидуальному варианту.

Составить логическую схему реализации для функции 4-х переменных (индивидуальный вариант из таблицы 2). Причем, в данной лабораторной работе для реализации логической функции можно использовать любые комбинационные логические элементы, представленные на стенде: И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ (см. рисунок 5).

Для реализации логической функции 4-х переменных имеет смысл осуществить ряд преобразований над полученным вариантом задания, воспользовавшись законами булевой алгебры (так как, например, логических элементов ИЛИ-НЕ на стенде всего 2, а логический элемент И всего 1 и т.д.).

Основные законы булевой алгебры представлены в приложении №2.

3. Проверка правильности схемы реализации логической функции 4-х переменных.

Собрать функцию 4-х переменных по индивидуальному варианту и продемонстрировать преподавателю результат работы – соответствие результата работы собранных схем таблице истинности, составленной в п.1.

Любой из индивидуальных вариантов логических функций, представленных в таблице 2, может быть реализован элементами стенда.

Отчет по лабораторной работе должен содержать:

1. Цель работы.
2. Индивидуальный вариант задания и таблицу истинности.
3. Алгебраические преобразования, сопутствующие выполнению работы.
4. Синтезированная схемы реализации логической функции 4-х переменных.
5. Выводы (какие логические элементы и в каком количестве были использованы для реализации индивидуального варианта).

Лабораторная работа №4. Реализация логической функции с помощью мультиплексора.

Цель работы: подключить мультиплексор к лабораторному стенду и изучить его принцип действия, реализовать логическую функцию с помощью мультиплексора.

Перед выполнением работы необходимо:

- получить у преподавателя номер индивидуального варианта;
- составить по индивидуальному варианту таблицу истинности для своей логической функции;
- получить у преподавателя набор проводов и блок питания стенда;
- получить у преподавателя микросхему мультиплексора.

Принцип действия мультиплексора

Мультиплексор (селектор) – комбинационное устройство, имеющее n адресных входов, 2^n информационных входов, и один выход. Обозначается MUX (Multiplexer) или MS (multiplexer selector). Обратное мультиплексору комбинационное устройство называется демультиплексор, и обозначается DMX или DMS.

На рисунке 6 приведено обозначение мультиплексора 8x1 и демультиплексора 3x8.

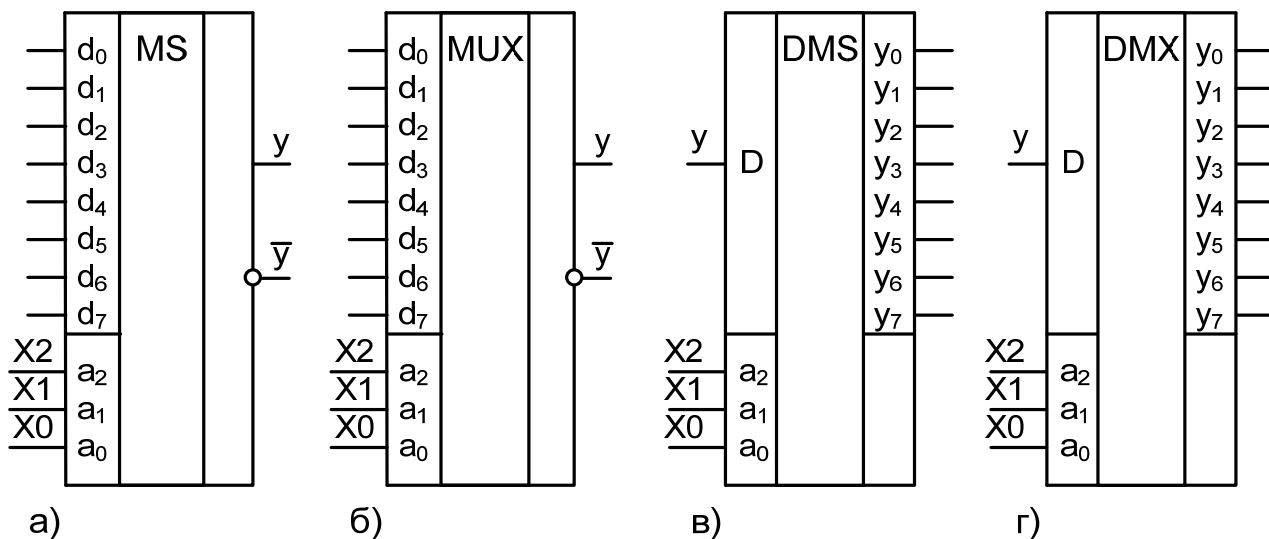


Рис. 6. Обозначение мультиплексора (а, б) и демультиплексора (в, г)

Входы a_0 , a_1 , a_2 называются адресными входами, входы d_0 – d_7 – информационными. Демультиплексор содержит один информационный вход.

Также, как правило, мультиплексоры (как и демультиплексоры) имеют разрешающий вход «Enable», часто обозначаемый на схемах буквой E. Такой вход может быть инвертированным или неинвертированным.

Таблица истинности мультиплексора 8х1 имеет вид:

x2	x1	x0	y
0	0	0	d0
0	0	1	d1
0	1	0	d2
0	1	1	d3
1	0	0	d4
1	0	1	d5
1	1	0	d6
1	1	1	d7

Выход мультиплексора:

$$y = \overline{x_2} \cdot \overline{x_1} \cdot \overline{x_0} \cdot d_0 + \overline{x_2} \cdot \overline{x_1} \cdot x_0 \cdot d_1 + \overline{x_2} \cdot x_1 \cdot \overline{x_0} \cdot d_2 + \overline{x_2} \cdot x_1 \cdot x_0 \cdot d_3 + \\ + x_2 \cdot \overline{x_1} \cdot \overline{x_0} \cdot d_4 + x_2 \cdot \overline{x_1} \cdot x_0 \cdot d_5 + x_2 \cdot x_1 \cdot \overline{x_0} \cdot d_6 + x_2 \cdot x_1 \cdot x_0 \cdot d_7 +$$

Мультиплексор реализует совершенную нормальную дизъюнктивную форму (СДНФ) любой логической функции n переменных.

Реализация логической функции с помощью мультиплексора

Пусть функция 3-х переменных задана в виде таблицы истинности:

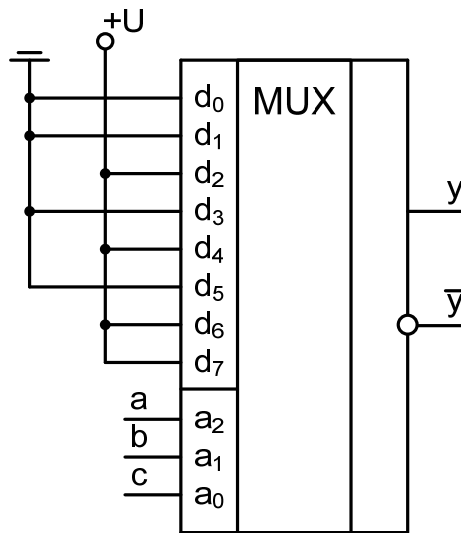
№	a	b	c	y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

В первую очередь, для реализации логической функции, необходимо подать на адресные входы мультиплексора входные переменные a , b , c в соответствии с разрядностью переменных.

Для того чтобы номера информационных входов мультиплексора соответствовали номерам строк представленной таблицы, переменную a следует подать на вход старшего разряда, переменную c – на вход младшего из разрядов.

Далее на соответствующие информационные входы подается либо логический «0», если значение y в строке равно 0 (строки 0,1,3,5) и логическая «1», если значение y в строке равно 1 (строки 2,4,6,7).

Схема реализации имеет вид:



Кроме того, с помощью мультиплексора можно реализовать логическую функцию, если число входных переменных больше, чем число адресных входов мультиплексора.

В ходе лабораторной работе рассмотрен пример реализации функции 4-х переменных при числе адресных входов мультиплексора, равном 3 (мультиплексор 8x1).

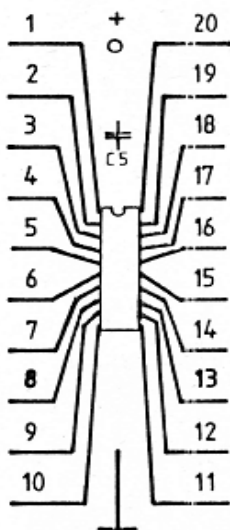
Ход лабораторной работы

1. Составление таблицы истинности для логической функции.

Логическую функцию 4-х переменных для реализации в процессе выполнения лабораторной работы №4 следует брать по индивидуальному варианту из таблицы 2 (см. Варианты индивидуальных заданий).

При выполнении лабораторной работы таблица истинности необходима для проверки правильности собранной схемы.

2. Подключение мультиплексора.



Необходимо аккуратно вставить микросхему мультиплексора в свободную колодку стенда (см. рисунок 1).

Подключение входов и выходов мультиплексора осуществляется в соответствии со схемой подключения конкретного типа мультиплексора (см. Приложение №3).

Стоит помнить, что в отличие от микросхем элементов жесткой логики, в данной работе необходимо подключить питание и заземление к микросхеме, а также разрешающий вход, если это необходимо.

Количество «ножек» микросхемы может быть не равным 20.

3. Реализация логической функции с использованием мультиплексора при числе адресных входов мультиплексора, меньшем, чем число входных переменных.

Пример. Пусть логическая функция 4-х входных переменных задана в виде алгебраической записи:

$$y = c \cdot \bar{d} + a \cdot b \cdot d + \bar{a} \cdot b \cdot \bar{d} + a \cdot \bar{b} \cdot \bar{d}$$

Способ I. Классическим способом реализации логической функции с помощью мультиплексора является подстановка всех возможных комбинаций входных переменных и подсчет значения выходной функции. Так как функция 4-х переменных реализуется не с помощью мультиплексора 16x1, а с помощью мультиплексора 8x1, необходимо оставить одну из переменных в выражении. Эта переменная не будет подаваться на адресный вход мультиплексора. Для примера оставим переменную d . Все комбинации остальных переменных a, b, c должны быть подставлены в выражение функции:

$$y = c \cdot \bar{d} + a \cdot b \cdot d + \bar{a} \cdot b \cdot \bar{d} + a \cdot \bar{b} \cdot \bar{d}$$

$$d_0 = f(0,0,0,d) = 0 \cdot \bar{d} + 0 \cdot 0 \cdot d + \bar{0} \cdot 0 \cdot \bar{d} + 0 \cdot \bar{0} \cdot \bar{d} = 0 + 0 + 0 + 0 = 0$$

$$d_1 = f(0,0,1,d) = 1 \cdot \bar{d} + 0 \cdot 0 \cdot d + \bar{0} \cdot 0 \cdot \bar{d} + 0 \cdot \bar{0} \cdot \bar{d} = 1 \cdot \bar{d} + 0 + 0 + 0 = \bar{d}$$

$$d_2 = f(0,1,0,d) = 0 \cdot \bar{d} + 0 \cdot 1 \cdot d + \bar{0} \cdot 1 \cdot \bar{d} + 0 \cdot \bar{1} \cdot \bar{d} = 0 + 0 + 1 \cdot \bar{d} + 0 = \bar{d}$$

$$d_3 = f(0,1,1,d) = 1 \cdot \bar{d} + 0 \cdot 1 \cdot d + \bar{0} \cdot 1 \cdot \bar{d} + 0 \cdot \bar{1} \cdot \bar{d} = 1 \cdot \bar{d} + 0 + 1 \cdot \bar{d} + 0 = \bar{d} + \bar{d} = \bar{d}$$

$$d_4 = f(1,0,0,d) = 0 \cdot \bar{d} + 1 \cdot 0 \cdot d + \bar{1} \cdot 0 \cdot \bar{d} + 1 \cdot \bar{0} \cdot \bar{d} = 0 + 0 + 0 + 1 \cdot \bar{d} = \bar{d}$$

$$d_5 = f(1,0,1,d) = 1 \cdot \bar{d} + 1 \cdot 0 \cdot d + \bar{1} \cdot 0 \cdot \bar{d} + 1 \cdot \bar{0} \cdot \bar{d} = 1 \cdot \bar{d} + 0 + 0 + 1 \cdot \bar{d} = \bar{d} + \bar{d} = \bar{d}$$

$$d_6 = f(1,1,0,d) = 0 \cdot \bar{d} + 1 \cdot 1 \cdot d + \bar{1} \cdot 1 \cdot \bar{d} + 1 \cdot \bar{1} \cdot \bar{d} = 0 + 1 \cdot d + 0 + 0 = d$$

$$d_7 = f(1,1,1,d) = 1 \cdot \bar{d} + 1 \cdot 1 \cdot d + \bar{1} \cdot 1 \cdot \bar{d} + 1 \cdot \bar{1} \cdot \bar{d} = 1 \cdot \bar{d} + 1 \cdot d + 0 + 0 = \bar{d} + d = 1$$

При подстановке считаем a старшим разрядом, c – младшим.

На информационные входы мультиплексора подаются значения полученных в результате подстановки выражений ($0, 1, \bar{d}$ и d в данном примере).

Способ II.

Для реализации функции с помощью мультиплексора вторым способом требуется составить для нее таблицу истинности.

Каждая строка таблицы соответствует информационному входу мультиплексора 16x1.

a	b	c	d	y	MUX 16→1	MUX 8→1
0	0	0	0	0	d ₀	d ₀
0	0	0	1	0	d ₁	
0	0	1	0	1	d ₂	d ₁
0	0	1	1	0	d ₃	
0	1	0	0	1	d ₄	d ₂
0	1	0	1	0	d ₅	
0	1	1	0	1	d ₆	d ₃
0	1	1	1	0	d ₇	
1	0	0	0	1	d ₈	d ₄
1	0	0	1	0	d ₉	
1	0	1	0	1	d ₁₀	d ₅
1	0	1	1	0	d ₁₁	
1	1	0	0	0	d ₁₂	d ₆
1	1	0	1	1	d ₁₃	
1	1	1	0	1	d ₁₄	d ₇
1	1	1	1	1	d ₁₅	

Если убрать из таблицы переменную d , как в предыдущем способе, то строки, имеющие соответствующие одинаковым наборам переменных a , b и c , будут совпадать с 8 информационными входами мультиплексора. Любая из других переменных: a , b , c , также может быть убрана из таблицы истинности, но в таком случае переход от таблицы MUX16→1 к таблице MUX8→1 будет другим.

Убрав переменную d из таблицы истинности, составляем новую таблицу для трех оставшихся переменных, где значение функции зависит от переменной d . При составлении функции можно пользоваться Приложением №1 – «Логические функции одной переменной»

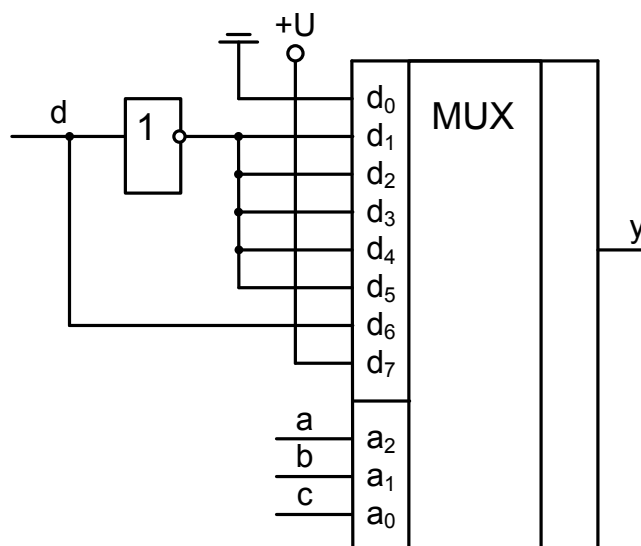
a	b	c	d	y MUX 16→1	y MUX 8→1
0	0	0	0	0	0
0	0	0	1	0	
0	0	1	0	1	\bar{d}
0	0	1	1	0	
0	1	0	0	1	\bar{d}
0	1	0	1	0	
0	1	1	0	1	\bar{d}
0	1	1	1	0	
1	0	0	0	1	\bar{d}
1	0	0	1	0	
1	0	1	0	1	\bar{d}
1	0	1	1	0	
1	1	0	0	0	d
1	1	0	1	1	
1	1	1	0	1	1
1	1	1	1	1	

Один информационный вход мультиплексора 8x1 соответствует двум строкам таблицы 4-х переменных, имеющих одинаковую комбинацию 3-х оставшихся переменных a , b , c . Таким образом, для реализации мультиплексора 8x1 таблица имеет вид:

a	b	c	y	MUX 8→1
0	0	0	0	d ₀
0	0	1	\bar{d}	d ₁
0	1	0	\bar{d}	d ₂
0	1	1	\bar{d}	d ₃
1	0	0	\bar{d}	d ₄
1	0	1	\bar{d}	d ₅
1	1	0	d	d ₆
1	1	1	1	d ₇

Значения y соответствуют посчитанным подстановкой значениям $d_0 \dots d_7$ способа I.

Схема реализации имеет вид:



4. Составление схемы реализации и проверка правильности схемы.

Любым из способов (указанным в п. 3. или другим) составить и собрать на лабораторном стенде логическую схему реализации для индивидуального варианта функции 4-х переменных.

Продемонстрировать преподавателю результат работы – соответствие результата работы собранных схем таблице истинности, составленной в п.1.

Любой из индивидуальных вариантов логических функций, представленных в таблице 2, может быть реализован с помощью мультиплексора 8x1 и одного логического элемента НЕ.

Отчет по лабораторной работе должен содержать:

1. Цель работы.
2. Индивидуальный вариант задания и таблицу истинности.
3. Преобразования, сопутствующие выполнению работы.
4. Схемы реализации логической функции 4-х переменных с помощью мультиплексора 8x1 и 16x1.
5. Вывод о том, можно ли реализовать функцию 4-х переменных с помощью мультиплексора, имеющего лишь 3 адресных входа, или требуется подключение дополнительно элемента НЕ.

Лабораторная работа №5. Исследование дешифратора.

Цель работы: подключить дешифратор к лабораторному стенду и изучить его принцип действия, реализовать логическую функцию с помощью дешифратора.

Перед выполнением работы необходимо:

- получить у преподавателя номер индивидуального варианта;
- составить по индивидуальному варианту таблицу истинности для своей логической функции;
- получить у преподавателя набор проводов и блок питания стенда;
- получить у преподавателя микросхему дешифратора.

Принцип действия дешифратора

Дешифратор, или декодер – это комбинационная логическая схема, имеющая n входов и 2^n выходов.

При подаче на вход дешифратора двоичного параллельного кода, только на одном из его выходов появится сигнал логической единицы, а на остальных будут нули, и наоборот.

Таблица истинности дешифратора имеет вид:

Входы			Выходы							
X3	X2	X1	Z0	Z1	Z2	Z3	Z4	Z5	Z6	Z7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

На рисунке 7 приведено обозначение дешифратора, а также его реализация на элементах жесткой логики.

На рисунке $f_0 = \overline{x_2} \cdot \overline{x_1}$, $f_1 = \overline{x_2} \cdot x_1$, $f_2 = x_2 \cdot \overline{x_1}$, $f_3 = x_2 \cdot x_1$.

Обратное дешифратору устройство называется шифратором (кодером). Шифратор преобразует позиционный код в разрядный двоичный код.

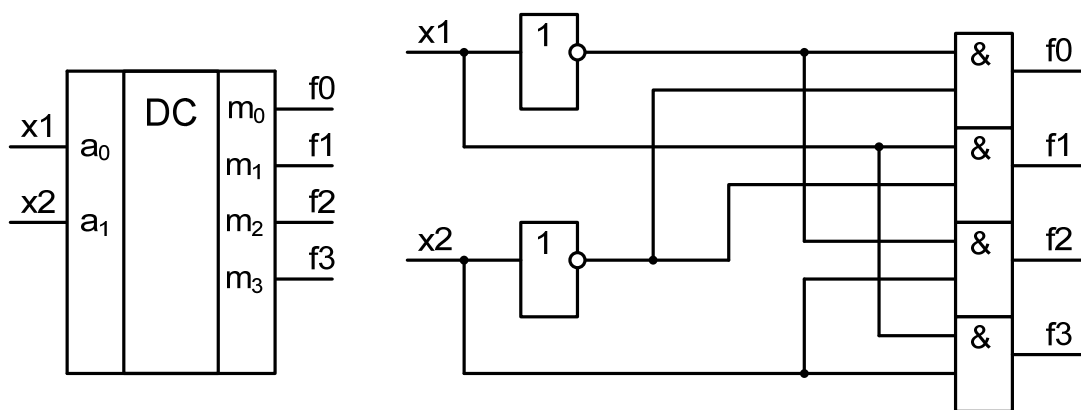


Рис. 7. Обозначение и схема замещения дешифратора

Реализация логической функции с помощью дешифратора

Пусть функция 3-х переменных задана в виде таблицы истинности:

№(m)	a	b	c	y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

В первую очередь, для реализации логической функции, необходимо подать на адресные входы мультиплексора входные переменные a , b , c в соответствии с разрядностью переменных.

Для того чтобы номера информационных входов мультиплексора соответствовали номерам строк представленной таблицы, переменную a следует подать на вход старшего разряда, переменную c – на вход младшего из

разрядов.

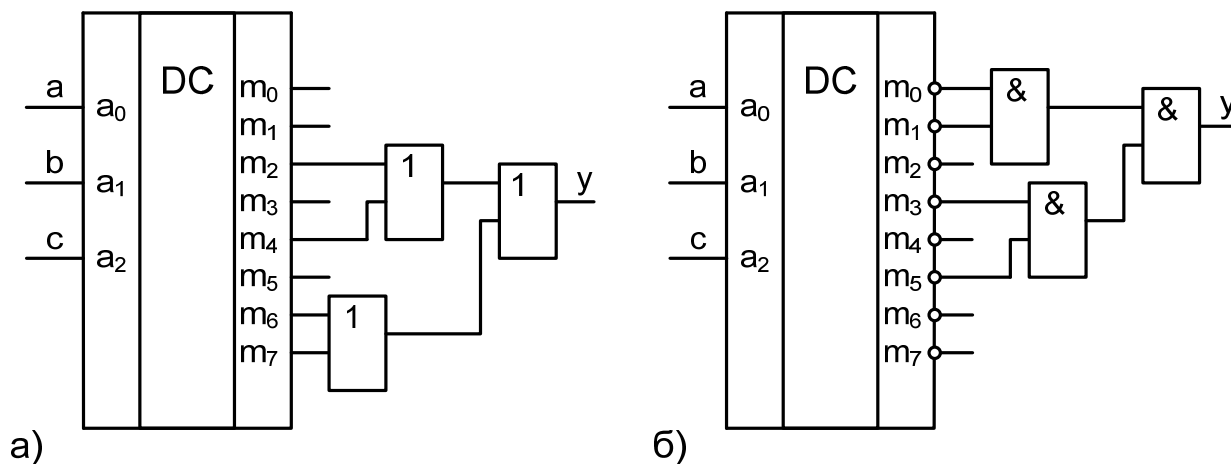
Для дешифратора с неинвертированными выходами функция имеет вид:

$$y = m_2 + m_4 + m_6 + m_7 \text{ (выходы, где } y = 1)$$

Для дешифратора с инвертированными выходами функция имеет вид:

$$y = \overline{m_0} \cdot \overline{m_1} \cdot \overline{m_3} \cdot \overline{m_5} \text{ (выходы, где } y = 0)$$

Схема реализации имеет вид:



- а). Реализация логической функции с помощью дешифратора с неинвертированными выходами,
- б). Реализация логической функции с помощью дешифратора с инвертированными выходами.

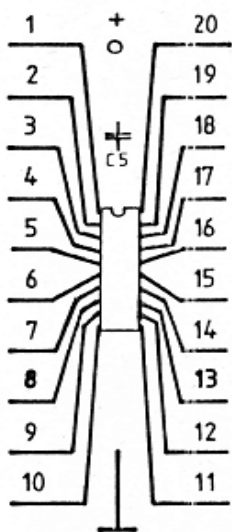
Ход лабораторной работы

1. Составление таблицы истинности для логической функции.

Логическую функцию 3-х переменных для реализации в процессе выполнения лабораторной работы №5 следует брать по индивидуальному варианту из таблицы 3 (см. Варианты индивидуальных заданий).

При выполнении лабораторной работы таблица истинности необходима для проверки правильности собранной схемы.

2. Подключение дешифратора.



Необходимо аккуратно вставить микросхему дешифратора в свободную колодку стенда (см. рисунок 1).

Подключение входов и выходов дешифратора осуществляется в соответствии со схемой подключения конкретного типа дешифратора (см. Приложение №3).

Стоит помнить, что в отличие от микросхем элементов жесткой логики, в данной работе необходимо подключить питание и заземление к микросхеме, а также разрешающий вход, если это необходимо.

Количество «ножек» микросхемы может быть не равным 20.

3. Проверка принципа работы дешифратора

Подключить три кнопки с панели кнопок стенда к трем адресным входам дешифратора. Один из светодиодов подключить к первому (нулевому) выходу дешифратора. Нажать кнопки с соответствии с входным кодом, соответствующим таблице:

Входы			Выходы							
X3	X2	X1	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								
1	1	1								

После последовательного подсоединения светодиода к каждому из выходов дешифратора заполнить указанную таблицу.

4. Составление схемы реализации и проверка правильности схемы.

Составить и собрать на лабораторном стенде логическую схему реализации для индивидуального варианта функции 3-х переменных аналогично примеру, указанному выше в лабораторной работе №5.

Продемонстрировать преподавателю результат работы – соответствие результата работы собранных схем таблице истинности, составленной в п.1.

Любой из индивидуальных вариантов логических функций, представленных в таблице 3, может быть реализован с помощью дешифратора 3x8 и логических элементов стенда.

Отчет по лабораторной работе должен содержать:

1. Цель работы.
2. Индивидуальный вариант задания и таблицу истинности.
3. Таблица истинности проверки принципа работа подключенной микросхемы дешифратора.
4. Схемы реализации логической функции 3-х переменных с помощью дешифратора.
5. Вывод о том, можно ли реализовать функцию 3-х переменных с помощью дешифратора 3x8, или требуется подключение дополнительных логических элементов.

Лабораторная работа №6. Исследование триггеров.

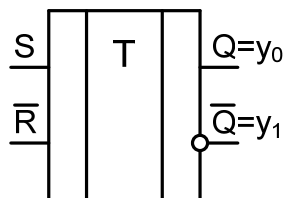
Цель работы: изучить принцип работы и условно-графические обозначения основных типов триггеров, отличия последовательностных цифровых узлов автоматики от комбинационных цифровых узлов, отличия основных типов триггеров друг от друга.

Перед выполнением работы необходимо:

- получить у преподавателя набор проводов и блок питания стенда.

Принцип действия триггера

Триггер – это устройство, способное формировать два устойчивых значения выходного сигнала и скачкообразно изменять эти значения под действием внешнего управляющего сигнала.



Если $y_0=1, y_1=0$; если $y_0=0, y_1=1$.

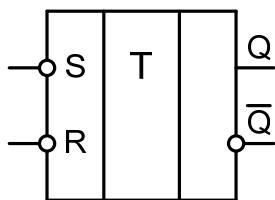
Входы триггеров:

Входы	Назначение
Информационные: R,S: J,K; D; T	Установка триггера в состояние 0 или 1
Управляющие: V, E C	Разрешение приема информации Синхронизирующий (стробирующий) вход

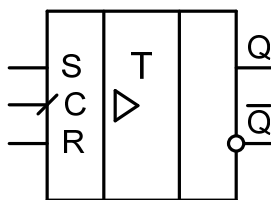
По виду активного логического сигнала на входе триггеры разделяют на триггеры со статическим управлением (по уровню) и на триггеры с динамическим управлением (по фронту).

Триггеры могут иметь инвертированные или неинвертированные входы.

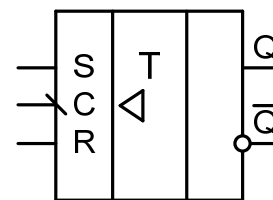
Примеры триггеров:



Триггер с инверсными входами



Управление по переднему (положительному) фронту



Управление по заднему (отрицательному) фронту

RS-триггер

RS-триггер получил название по названию своих входов (аналогично и другим типам триггеров). Вход S (Set (англ.) — установить) позволяет устанавливать выход триггера Q (Quit (англ.) — выход) в единичное состояние. Вход R (Reset (англ.) — сбросить) позволяет сбрасывать выход триггера Q в нулевое состояние.

Схема RS-триггера, построенного на логических элементах «ИЛИ» приведена на рисунке 8.

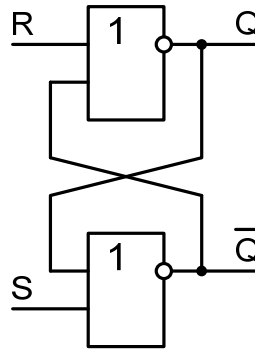


Рис. 8. RS-триггер

Уравнения RS-триггера:

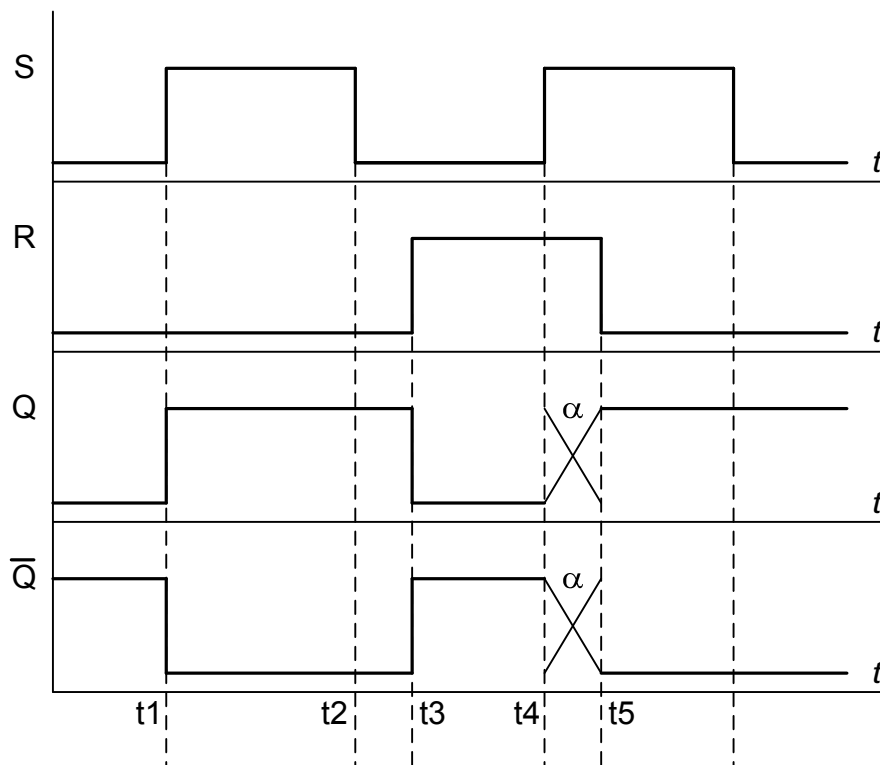
$$Q_{n+1} = \overline{R + (\overline{Q_n + S})} = \overline{R} \cdot (\overline{\overline{Q_n} \cdot \overline{S}}) = \overline{R} \cdot (Q_n + S)$$

$$Q_{n+1} = S + \overline{Q_n} + R = \overline{\overline{S} \cdot \overline{Q_n} \cdot \overline{R}} = S + Q_n \cdot \overline{R}, \quad (\overline{Q_{n+1}} = \overline{S + \overline{Q_n} + R})$$

Таблица истинности RS-триггера:

R	S	Q(n)	Q(n+1)	Пояснения
0	0	0	0	Режим хранения информации R=S=0
0	0	1	1	
0	1	0	1	Режим установки единицы S=1
0	1	1	1	
1	0	0	0	Режим записи нуля R=1
1	0	1	0	
1	1	0	*	R=S=1 запрещенная комбинация
1	1	1	*	

Временная диаграмма RS-триггера:



До наступления времени t_1 триггер хранит информацию ($R=S=0$) – предыдущее состояние выходов Q и \bar{Q} . В момент времени t_1 $S=1$ и, соответственно, $Q=1$ (режим установки 1). По завершению времени t_2 $S=0$, но выход Q триггера остается равным единице до тех пока вход R не станет равным 1 (время t_3 , режим записи нуля).

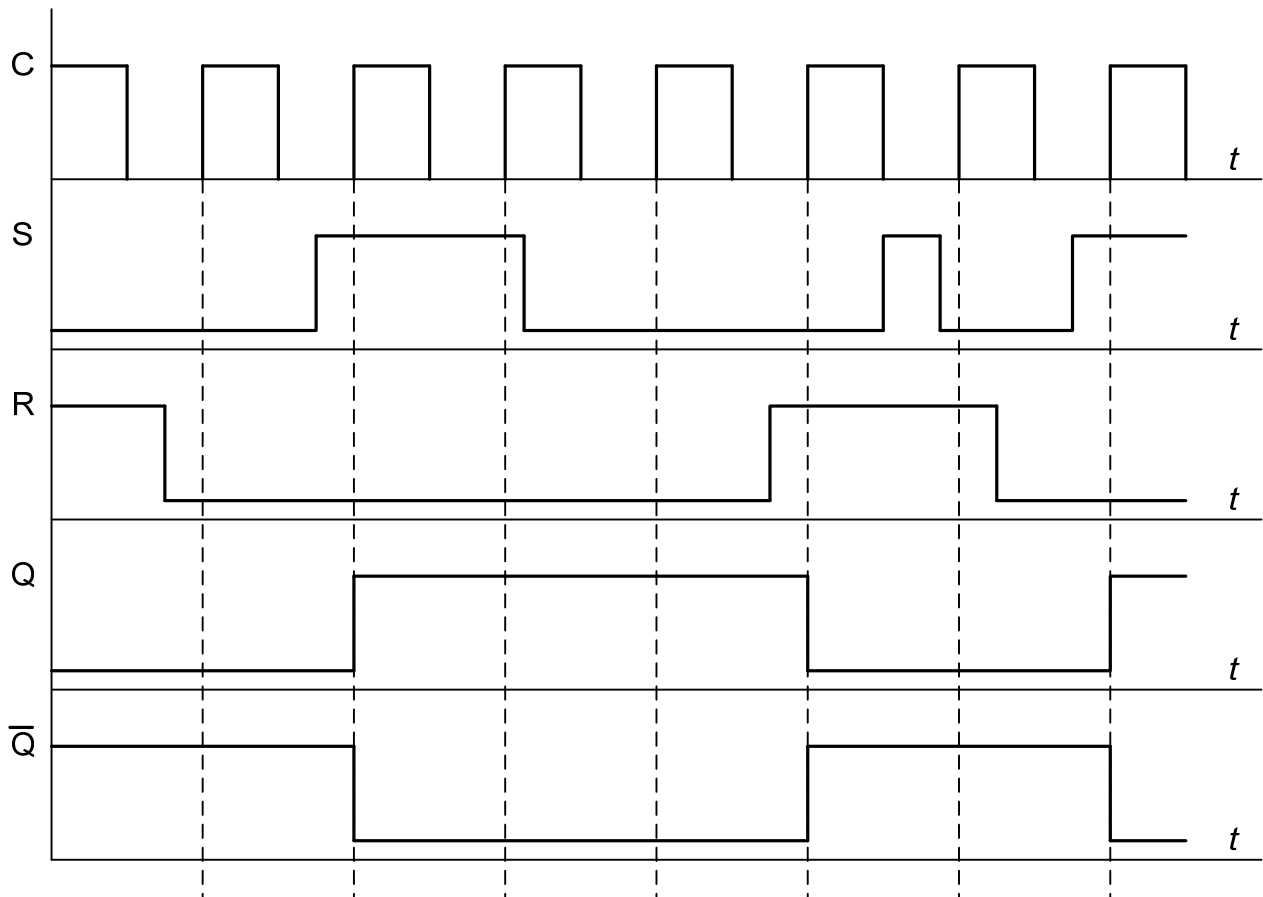
В случаях, когда длительности информационных импульсов R и S не синхронизированы (когда происходит наложение $R=1$ и $S=1$), триггер может находиться в неопределенном состоянии. Это явление называется опрокидыванием триггера. На указанной выше временной диаграмме это происходит в интервал времени t_4 - t_5 : в момент времени t_4 на вход S подается единичное напряжение, в то время как сигнал R становится равным 0 в момент времени t_5 уже после $S=1$.

Триггер, построенный на базе элементов ИЛИ-НЕ (рисунок 8), также называют дизъюнктивной бистабильной ячейкой. Бистабильные ячейки, помимо самостоятельного применения, входят в качестве составного узла в триггеры других типов.

Синхронный RS-триггер

Синхронные триггеры снабжаются дополнительным входом, по которому поступает синхронизирующий (тактирующий) сигнал. При этом изменение состояния триггера происходит (при наличии управляющего сигнала) только в те моменты времени, когда на специальный синхровход триггера поступает тактирующий импульс. Все переходные процессы в комбинационной логической схеме должны закончиться за время периода синхросигнала, подаваемого на входы триггеров, что исключает опрокидывание при корректной работе.

Временная диаграмма синхронного RS-триггера:



Следует отметить, что для надежной работы триггера необходимо, чтобы длительность синхронизирующего сигнала на входе C была не меньше времени переключения триггера. Временем переключения (срабатывания) триггера называется время, которое проходит от момента изменения входных сигналов до соответствующего изменения состояния выходов и определяющееся задержками распространения сигнала логическими элементами, входящими в состав триггера.

Уравнения синхронного RS-триггера:

$$Q_{n+1} = S + Q_n \cdot \bar{R} \text{ — без синхровхода (асинхронный триггер),}$$

$$Q_{n+1} = c \cdot S + Q_n \cdot \overline{c \cdot R} \text{ — при наличии синхровхода (синхронный триггер).}$$

Таблица истинности синхронного RS-триггера:

C	R	S	Q(n)	Q(n+1)	Пояснения
0	x	x	0	0	Режим хранения информации
0	x	x	1	1	
1	0	0	0	0	Режим хранения информации
1	0	0	1	1	
1	0	1	0	1	Режим установки единицы S=1
1	0	1	1	1	
1	1	0	0	0	Режим записи нуля R=1
1	1	0	1	0	
1	1	1	0	*	R=S=1 запрещенная комбинация
1	1	1	1	*	

Ход лабораторной работы

1. Подключение триггеров.

Триггеры на лабораторном стенде находятся в центрально-правой его части, над панелью кнопок (рисунок 9). Так же как и комбинационные логические элементы, триггеры изображены желтым цветом в виде их условно-графических обозначений. Над условно-графическими обозначениями триггеров находятся их интегральные микросхемы – IC4, IC5 на рисунке 9.

Для выполнения лабораторной работы необходимо выяснить принцип работы каждого логического элемента на плате (все изучаемые типы триггеров изображены на рисунке 9).

Все триггеры лабораторного стенда являются синхронными и требуют подключения синхровхода С1. Рекомендуется соединять вход С1 с кнопкой без фиксации (серого цвета).

Принцип выполнения лабораторной работы аналогичен принципу выполнения лабораторной работы №1. Клеммы светодиодов следует соединить

с выходами изучаемого триггера. Использовать можно любые два светодиода панели светодиодов стенда (см. рисунок 4).

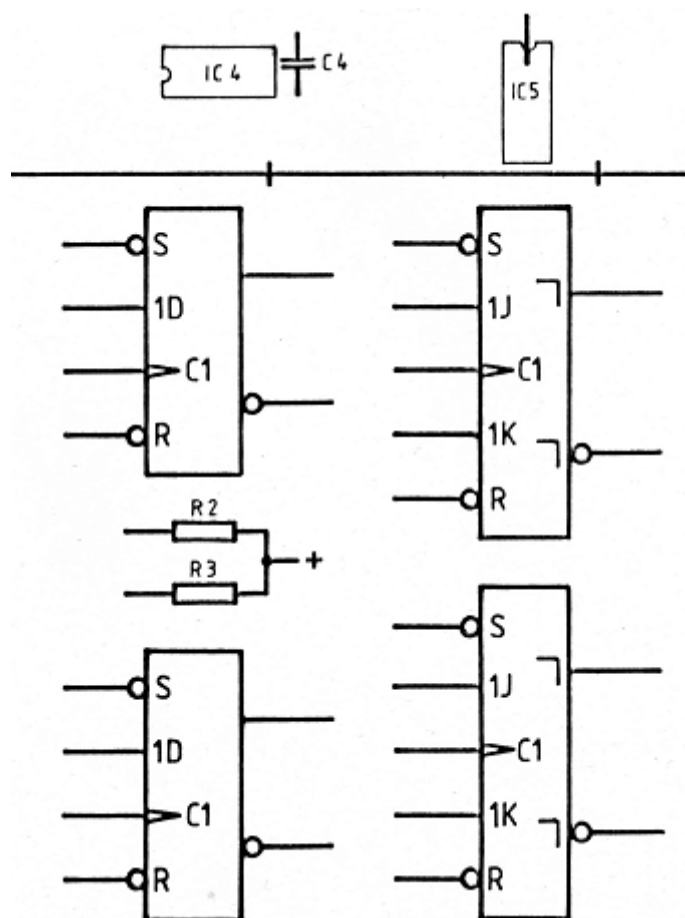


Рис. 9. Триггеры экспериментального стенда

2. Изучение принципа действия триггеров.

2.1. Соединить выходные клеммы одной из кнопок с входом 1D первого изучаемого триггера. Составить таблицу истинности для изучаемого элемента аналогично выполнению лабораторной работы №1, но с учетом предыдущего состояния триггера (таблица истинности должна содержать входы C1, 1D и $Q(n)$, и выходы $Q(n+1)$ и $\overline{Q(n+1)}$).

2.2. Соединить выходные клеммы двух кнопок с входами R и S первого изучаемого триггера. Составить таблицу истинности для изучаемого элемента аналогично п. 2.1 (таблица истинности должна содержать входы C1, S, R и $Q(n)$, и выходы $Q(n+1)$ и $\overline{Q(n+1)}$).

2.3. Соединить выходные клеммы двух кнопок с входами R и S второго изучаемого типа триггера (микросхема IC5, справа на рисунке 9). Составить таблицу истинности для изучаемого элемента аналогично п. 2.2 (таблица

истинности должна содержать входы $C1$, S , R и $Q(n)$, и выходы $Q(n+1)$ и $\overline{Q(n+1)}$.

2.4. Соединить выходные клеммы двух кнопок с входами J и K второго изучаемого типа триггера. Составить таблицу истинности для изучаемого элемента аналогично п. 2.2 (таблица истинности должна содержать входы $C1$, J , K и $Q(n)$, и выходы $Q(n+1)$ и $\overline{Q(n+1)}$).

Отчет по лабораторной работе должен содержать:

1. Цель работы.
2. Таблицы истинности проверки принципа работы трех типов триггеров: D-триггера, RS-триггера с инверсными входами (двух различных типов триггеров), JK-триггера.
3. Условно-графические обозначения элементов, маркировки интегральных микросхем.
4. Выводы (в т.ч. различия типов триггеров).

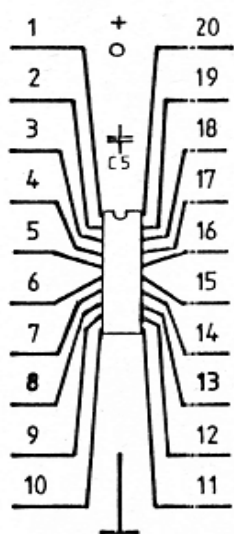
Лабораторная работа №7. Исследование произвольной интегральной микросхемы.

Цель работы: подключить и исследовать с помощью лабораторного стенда принцип работы произвольной интегральной микросхемы.

Ход лабораторной работы

1. Выбрать произвольную интегральную микросхему, имеющую до 20 «ножек».

2. Найти схему подключения выбранной интегральной микросхемы.



3. Аккуратно вставить выбранную интегральную микросхему в свободную колодку стенда (см. рисунок 1).

4. Подключить питание, заземление к микросхеме, а также разрешающие входы, если это необходимо. Разрешающие входы можно подключить к питанию или заземлению лабораторного стенда, если это требуется, или к любой из кнопок стенда.

5. Подключить остальные входы и выходы согласно схеме подключения выбранной интегральной микросхемы.

Количество «ножек» микросхемы может быть не равным 20.

6. Продемонстрировать преподавателю принцип работы выбранного логического устройства.

Отчет по лабораторной работе должен содержать:

1. Цель работы (указать конкретное логическое устройство, принцип работы которого проверяется).
2. Маркировка микросхемы и название логического устройства.
3. Условно-графическое обозначение.
4. Схема подключения.
5. Вывод о принципе работы и назначении логического устройства (таблица истинности, если она необходимо для пояснения).

Приложение №1

Логические функции одной переменной

Функция	Таблица истинности			Символическое обозначение	Структурная формула
	a	1	0		
Нулевая	f0	0	0	0	$f0 = 0;$ $f0 = a \cdot \bar{a}$
Отрицание (инверсия)	f1	0	1	\bar{a}	$f1 = \bar{a}$
Повторение	f2	1	0	a	$f2 = a$
Единичная	f3	1	1	1	$f3 = 1;$ $f3 = a + \bar{a}$

Логические функции двух переменных

Функция	Таблица истинности					Символическое обозначение	Структурная формула
	a	1	1	0	0		
	b	1	0	1	0		
Нулевая	f0	0	0	0	0	0	$f0 = a \cdot \bar{a} + b \cdot \bar{b}$
ИЛИ-НЕ (Стрелка Пирса)	f1	0	0	0	1	$a \downarrow b$	$f1 = \overline{a + b} = \bar{a} \cdot \bar{b}$
Запрет по a	f2	0	0	1	0	$b \leftarrow a$	$f2 = \bar{a} \cdot b$
Инверсия a	f3	0	0	1	1	\bar{a}	$f3 = \bar{a} = \bar{a} + b \cdot \bar{b}$
Запрет по b	f4	0	1	0	0	$a \leftarrow b$	$f4 = a \cdot \bar{b}$
Инверсия b	f5	0	1	0	1	\bar{b}	$f5 = \bar{b} = a \cdot \bar{a} + \bar{b}$
Неэквивалентность Сложение по mod2 Исключающее ИЛИ	f6	0	1	1	0	$a \oplus b$	$f6 = a \cdot \bar{b} + b \cdot \bar{a}$
И-НЕ (Штрих Шеффера)	f7	0	1	1	1	a / b	$f7 = \overline{a \cdot b} = \bar{a} + \bar{b}$
Конъюнкция	f8	1	0	0	0	$a \cdot b$	$f8 = a \cdot b$
Эквивалентность	f9	1	0	0	1	$a \sim b$	$f9 = a \cdot b + \bar{a} \cdot \bar{b}$
Повторение b	f10	1	0	1	0	b	$f10 = b = a \cdot \bar{a} + b$
Импликация b	f11	1	0	1	1	$a \rightarrow b$	$f11 = \bar{a} + b$

Логические функции двух переменных. Продолжение

Функция	Таблица истинности					Символическое обозначение	Структурная формула
	a	1	1	0	0		
	b	1	0	1	0		
Повторение a	f12	1	1	0	0	a	$f12 = a = a + b \cdot \bar{b}$
Импликация a	f13	1	1	0	1	$b \rightarrow a$	$f13 = a + \bar{b}$
Дизъюнкция	f14	1	1	1	0	$a + b$	$f14 = a + b$
Единичная	f15	1	1	1	1	1	$f15 = (a + \bar{a}) \cdot (b + \bar{b})$

Приложение №2

Основные законы алгебры логики

Основные аксиомы

Принцип двойственности состоит в том, что каждая из аксиом переходит друг в друга при замене операции конъюнкции на операцию дизъюнкции, нуля на единицу, и наоборот.

$$1. a = 0, \text{ если } a \neq 1$$

$$2. 0 \cdot 0 = 0$$

$$3. 1 \cdot 1 = 1$$

$$4. 1 \cdot 0 = 0 \cdot 1 = 0$$

$$5. \bar{0} = 1$$

$$1'. a = 1, \text{ если } a \neq 0$$

$$2'. 1 + 1 = 1$$

$$3'. 0 + 0 = 0$$

$$4'. 0 + 1 = 1 + 0 = 1$$

$$5'. \bar{1} = 0$$

Основные законы (теоремы)

1. Законы, совпадающие с обычной алгеброй.

$$a + 0 = a$$

$$a \cdot 0 = a$$

$$a \cdot 1 = a$$

$$a + b = b + a$$

$$a \cdot b = b \cdot a$$

$$a + (b + c) = (a + b) + c$$

$$a \cdot (b \cdot c) = (a \cdot b) \cdot c$$

$$(a + b)(c + d) = a \cdot c + a \cdot d + b \cdot c + b \cdot d$$

2. Законы алгебры логики, отличные от обычной алгебры.

$$a + 1 = 1$$

$$a \cdot a \cdot a \cdot \dots \cdot a = a$$

$$a + a + a + \dots + a = a$$

Законы поглощения:

$$a + a \cdot b = a \cdot (1 + b) = a$$

$$a \cdot (a + b) = a + a \cdot b = a$$

$$(a + b) \cdot (a + c) = a + a \cdot b + a \cdot c + b \cdot c = a \cdot (1 + b + c) + b \cdot c = a + b \cdot c$$

3. Законы и соотношения, не имеющие аналогов в обычной алгебре.

$\bar{\bar{a}} = a$ – закон отрицания отрицания (тавтологии)

$$a + \bar{a} = 1$$

$$a \cdot \bar{a} = 0$$

Законы склеивания: $(a + b) \cdot (a + \bar{b}) = a + a \cdot b + a \cdot \bar{b} + b \cdot \bar{b} = a$
 $a \cdot b + a \cdot \bar{b} = a \cdot (b + \bar{b}) = a$

4. Закон де Моргана.

Закон позволяет заменить в соотношениях операцию конъюнкции дизъюнкцией и наоборот.

$$\overline{a \cdot b \cdot c} = \bar{a} + \bar{b} + \bar{c}$$

$$\overline{\bar{a} + \bar{b} + c} = a \cdot b \cdot \bar{c}$$

Пример. Применение закона де Моргана.

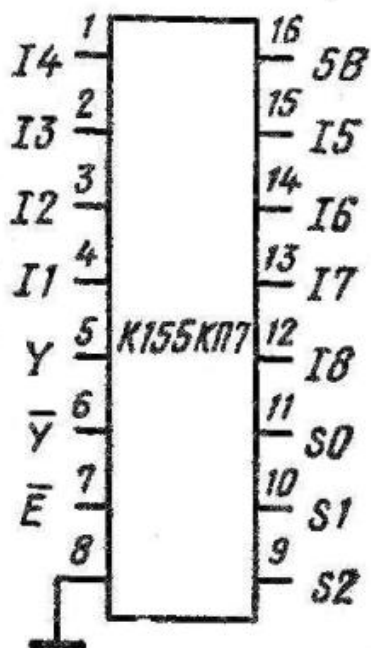
Преобразуем функцию вида $y = a \cdot \bar{b} + b \cdot c + d \cdot \bar{a}$ по закону де Моргана.

$$y = \overline{\overline{a \cdot \bar{b} + b \cdot c + d \cdot \bar{a}}} = \overline{\bar{a} + \bar{b} + \bar{c} + \bar{d} + a}.$$

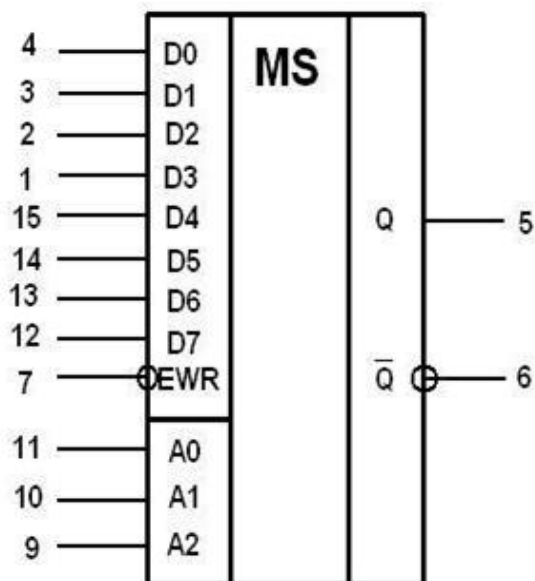
$$\text{Или: } y = \overline{\overline{a \cdot \bar{b} + b \cdot c + d \cdot \bar{a}}} = \overline{\bar{a} \cdot \bar{b} \cdot \bar{b} \cdot \bar{c} \cdot \bar{d} \cdot a}$$

Приложение №3

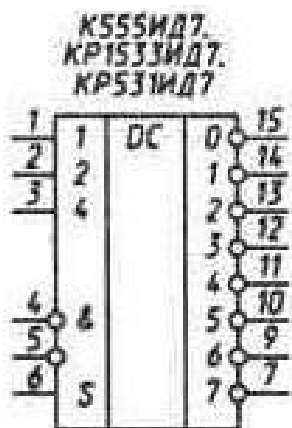
Распиновка микросхем



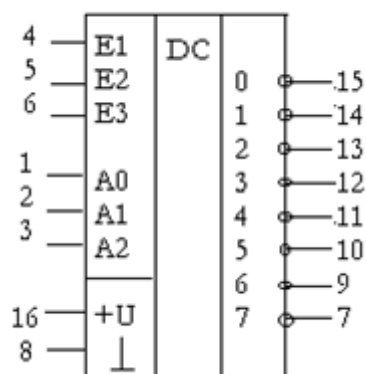
Мультиплексор К155КП7
Электронный ресурс
<http://www.microshemca.ru/>



Мультиплексор К155КП7
Электронный ресурс
«Студопедия»



Дешифратор К555ИД7
Электронный ресурс
<http://eschema.ru/>



Дешифратор К555ИД7
Электронный ресурс
«Global Informatics»

Для заметок

Учебное издание

**Хитров Александр Иванович,
Хитров Андрей Александрович**

Цифровые устройства и микропроцессоры

Лабораторный практикум

Технический редактор: А.И.Хитров
Компьютерная вёрстка: А.А.Хитров
Корректор:

Подписано в печать Формат 60x90/16
Гарнитура «Times New Roman. Усл.п.л. 7,0
Тираж 70 экз. Заказ №

Адрес издательства:
Россия, 180000, Псков, ул. Л.Толстого.4
Издательство ПсковГУ